



試作LSIの例

TSMC 0.18 μ m CMOS

2006 DAC/ISSCC
Student-Design-Contest



CONCEPTUAL CATEGORY
1st Place

2006



Kazunori Shimizu



Tatsuyuki Ishikawa



Nozomu Togawa



Takeshi Ikenaga



Satoshi Goto

ASIC Implementation of LDPC Decoder Accelerating Message-Passing Schedule

Waseda University, Kita-Kyushu, Japan

LSI設計分野の世界
No. 1 国際会議のデザ
インコンテストで、
アジアの大学として
初めて1位を獲得